

**JP61084688**

Publication Title:

CRT DISPLAY UNIT

Abstract:

Abstract not available for JP61084688 Data supplied from the esp@cenet database - Worldwide

-----  
Courtesy of <http://v3.espacenet.com>

(19) Japan Patent Office (JP)

(11) Japanese Unexamined Patent  
Application Publication

(12) **Japanese Unexamined Patent  
Application Publication (A)**

**S61-84688**

(51) Int. Cl.<sup>4</sup>

Identification codes

JPO file numbers

(43) Publication date: April 30, 1986

G 09 G 1/04

8121-5C

G 06 F 3/153

7341-5B

G 09 G 1/16

Request for examination: Not yet requested Number of inventions: 1 (Total of 4 pages)

(54) Title of the invention CRT DISPLAY DEVICE

(21) Japanese Patent Application

S59-207839

(22) Date of Application

October 2, 1984

(72) Inventor

Yoshio KAWAMURA

c/o Sharp Corporation

22-22 Nagaike-cho, Abeno-ku, Osaka-shi

(71) Applicant

Sharp Corporation

22-22 Nagaike-cho, Abeno-ku, Osaka-shi

(74) Agent

Patent attorney Yoshihiko FUKUSHI

and 2 others

**SPECIFICATION**

**1. TITLE OF THE INVENTION**

CRT display device

**2. SCOPE OF PATENT CLAIMS**

1. A CRT display device that allows switching the number of scan lines between 400 lines and 200 lines, characterized in that it comprises a discrimination circuit comprising a count means that counts horizontal sync signals, a means that forms a control pulse based on the count output, and a means that resets said count means based on a vertical sync signal, wherein the 400 line mode is switched to according to the presence or absence of a control pulse at the time of the reset.

**3. DETAILED DESCRIPTION OF THE INVENTION**

**<FIELD OF INDUSTRIAL APPLICATION>**

The present invention relates to CRT display devices that are used for display in electronic equipment such as personal computers and which enable automatic switching of the number of scan lines between 400 lines and 200 lines.

**<PRIOR ART>**

In recent years, in computers such as personal computers, graphics functionality has become increasingly advances in order to enable kanji display, and in many cases, output of 320×200 dots and 640×200 dots or 640×400 dots is produced.

In cases where the CRT display device that supports this graphics display has 320×200 dots and 640×200 dots, the number of scan lines is no greater than the 230 scan lines of commonly sold television picture tubes, so there are few things to be improved for use as a CRT display device, and in home use in particular, the device often doubles as a television picture tube.

On the other hand, in the case of CRT display devices that perform 640×400 dot display, due to greater number of scan lines, in principle it is necessary to reduce the vertical deflection frequency. In actuality, to prevent flicker of the Braun tube, the vertical deflection frequency cannot be reduced very much; for example, for 200 lines at 60 Hz, it can only be reduced to 50 to 55 Hz. Consequently, the horizontal deflection frequency needs to be increased, so 200 lines at 15.75 KHz would be

raised to about 22.73 KHz. The vertical and horizontal deflection frequencies thus become very different from those of a conventional television picture tube, and consequently the CRT display device is often used for a dedicated purpose.

Therefore, 400 line picture tubes of this sort had low demand, particularly for home use, and have tended to be expensive.

#### <PURPOSE>

The present invention eliminates the aforementioned disadvantages and provides a CRT display device that is capable of freely switching the number of scan lines between 200 lines and 400 lines and can be used also as a television picture tube.

#### <EMBODIMENTS>

An embodiment of the present invention will be described below according to the drawings. Figure 1 is a block diagram showing the basic configuration for switching the number of scan lines between 200 lines and 400 lines. The horizontal sync signal H and vertical sync signal V outputted from personal computer 1 are inputted into 400 line discrimination circuit 2, where the number of pulses of the horizontal sync signal is counted, and based on the timing with which the count is reset by the vertical sync signal, in the case of 400 lines, output signal C is outputted and a control voltage of prescribed level is outputted by direct current conversion circuit 3 comprising an integrating circuit. On this basis, deflection coil impedance switching circuit 4 is actuated by switching of a transformer tap, horizontal output line adjustment circuit 5 by switching of the resonance capacitance, horizontal position compensation circuit 6 by phase switching of an AFC pulse, vertical amplitude switching circuit 7 by time constant switching, and vertical sync switching circuit 8 by switching of a sync volume constant, to thereby effect a switch from 200 line mode to 400 line mode.

The aforementioned 400 line discrimination circuit of the present invention is explained in detail in Figure 2. 9 is an RGB three independent input type connector that receives image output from the personal computer; the horizontal sync signal is inputted through its No. (7) pin, and the vertical sync signal is inputted through the No. (8) pin. The vertical sync signal is inputted into the

No. (1) pin of the second integrated circuit 10 having a NAND circuit formed therein, and is logically operated on together with the computer mode signal of pin No. (2) by NAND circuit a, with the output thereof being supplied through the No. (3) pin as the inversion of the vertical sync signal to the No. (11) pin of the first integrated circuit 11. The first integrated circuit 11 is a counter circuit that applies the horizontal sync signals to the No. (10) pin and counts them as clock pulses, and treats the vertical sync signal of the No. (11) pin as the reset signal of this counter circuit. The control output of this counter circuit is outputted as  $Q_8$  and  $Q_9$  from pins Nos. (12) and (13). These two control outputs are connected to pins Nos. (8) and (9) of the second integrated circuit 10; after undergoing logical and arithmetical operations in the NAND circuit b, the output is again applied through pin No. (8) to pin No. (12) and is inverted with the power supply line pin No. (13) by NAND circuit C, the output of which is outputted as control output C from the No. (11) pin through buffer circuit 12.

To explain the operation of the above circuit according to the waveform of Figure 3, the number of pulses in the horizontal sync signal H is counted by the counter circuit in the first integrated circuit 11, a control signal that is inverted every 128 counts is outputted from output  $Q^8$  as illustrated, and a control signal that is inverted every 256 counts is similarly outputted from  $Q^9$ . Concerning these two count outputs, since the reset pulse based on the vertical sync signal resets the counter every 16.5 ms in the case of 200 lines, the value of the output of NAND circuits B and C of the second integrated circuit 10, i.e.  $Q^8 \times Q^9$ , goes low, and control output C goes to no signal. On the other hand, in the case of 400 lines, the reset pulse based on vertical sync resets the counter every 17.7304 ms, so the value of  $Q^8 \times Q^9$  goes high, and an output signal C' is outputted in the form of an "H" signal from count 384 until count 431.

Therefore, in the case of 400 line mode, the reset timing of the counter circuit becomes slower and a control pulse is outputted from the control output C', this pulse goes through the integrating circuit and is converted to a direct current control voltage, and the sync circuit related mode is automatically switched to support 400 line mode.

#### <EFFECT>



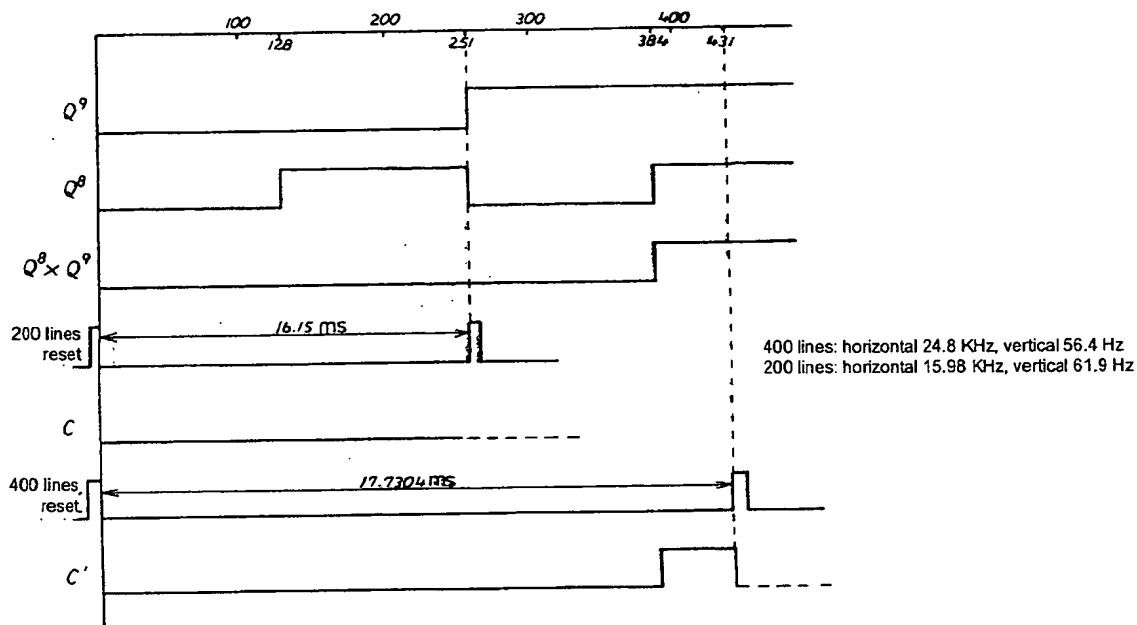


Figure 3

## Amendment of proceedings

March 6, 1985

To the Commissioner of the Patent Office

1. Designation of matter  
Patent Application S59-207839
2. Title of the invention  
CRT display device

3. Person making amendment  
Relationship to matter Patent applicant  
Address 22-22 Nagaike-cho, Abeno-ku,  
Osaka-shi 545  
Name (504) Sharp Corporation  
Representative: Akira SAEKI

4. Agent  
Address Sharp Corporation,  
22-22 Nagaike-cho, Abeno-ku, Osaka-shi 545  
Name (6236) Patent attorney Yoshihiko FUKUSHI  
(and 2 others)  
[seal: Seal of Patent Attorney Yoshihiko FUKUSHI]

5. Date of amendment order  
Voluntary
6. Subject matter of amendment  
Drawings
7. Content of amendment  
As per the attachment.

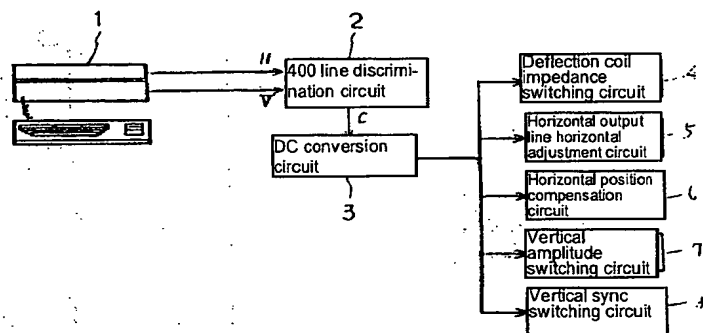


Figure 1

## ⑫ 公開特許公報(A)

昭61-84688

⑤ Int. Cl.

G 09 G 1/04  
G 06 F 3/153  
G 09 G 1/16

識別記号

庁内整理番号

8121-5C  
7341-5B

④ 公開 昭和61年(1986)4月30日

審査請求 未請求 発明の数 1 (全4頁)

⑬ 発明の名称 CRT表示装置

⑭ 特 願 昭59-207839

⑮ 出 願 昭59(1984)10月2日

⑯ 発 明 者 河 村 善 夫 大阪市阿倍野区長池町22番22号 シャープ株式会社内

⑰ 出 願 人 シャープ株式会社 大阪市阿倍野区長池町22番22号

⑱ 代 理 人 弁理士 福士 愛彦 外2名

## 明 細 書

## 1. 発明の名称

CRT表示装置

## 2. 特許請求の範囲

1. 走査線数を400ラインと200ラインとに  
切換可能なCRT表示装置において、水平同期  
信号を計数するカウント手段と、このカウント  
出力により制御パルスを形成する手段と、上記  
カウント手段を垂直同期信号によりリセットす  
る手段とからなる判別回路を備え、上記リセッ  
ト時における制御パルスの有無に従い400ラ  
インモードへ切換することを特徴とするCRT  
表示装置。

## 3. 発明の詳細な説明

## ＜産業上の利用分野＞

本発明はパーソナルコンピュータ等の電子機器  
の表示に用いられるCRT表示装置において、そ  
の走査線数を400ラインと200ラインとに自  
動切換可能にするものに関する。

## ＜従来技術＞

近年、パーソナルコンピュータ等の計算機では、  
その漢字表示を可能にするためにグラフィック機  
能の高性能化が進行しており、これらの多くは  
320×200ドット及び640×200ドット  
あるいは640×400ドットの出力が出ている。

このグラフィック表示に対応するCRT表示装  
置は、320×200ドット及び640×200  
ドットのものにおいては、その走査線数が一般に  
市販されているテレビジョン受像機の走査線数  
230ライン以下なので、CRT表示装置として  
使用する際に改良する点が少なく、特に家庭用に  
おいては、テレビジョン受像機と兼用する場合も  
多い。

一方、640×400ドットの表示を行なう  
CRT表示装置においては、その走査線数が多く  
なるため、原理的には垂直偏向周波数を下げる必  
要がある。実際には、垂直偏向周波数はブラウン  
管のフリッカを防止するためにあまり低下させる  
ことはできず、例えば200ラインの60Hzに  
対して50～55Hz程にしか下げられない。そ

のため水平偏向周波数を上げる必要があり、200ラインの15.75KHzに対して22.73KHzに昇上せられる。そのため、通常のテレビジョン受像機とはその垂直、水平偏向周波数が大きく異なるため、CRT表示装置は専用化されることが多い。

したがって、このような400ラインの受像機は特に家庭用においてはその需要が少なく高価なものとなり易いものであった。

#### < 目 的 >

本発明は上記欠点を除去するものであり、走査線数を200ラインと400ラインとに自由に切換ができ、テレビジョン受像機と共用することのできるCRT表示装置を提供するものである。

#### < 実 施 例 >

以下、本発明の一実施例を図面に従って説明すると、第1図は、走査線数200ラインと400ラインの切換を行なう基本構成を示すブロック図であり、パーソナルコンピュータ1より出力される水平同期信号Hと垂直同期信号Vとは400ラ

2集積回路10の①番ピンに入力され②番ピンのコンピュータモード信号とNAND回路aにより演算演算され、その出力が③番ピンより垂直同期信号の反転したものとなり第1集積回路11の①番ピンに供給される。この第1集積回路11は前記水平同期信号を④番ピンに加え、これをクロックパルスとして計数するカウンタ回路であり、前記①番ピンの垂直同期信号をこのカウンタ回路のリセット信号として扱っている。そしてこのカウンタ回路の制御出力は、 $Q_8$ 、 $Q_9$ として⑤、⑥番端子より出力され、この2本の制御出力は第2集積回路10の⑧、⑨番ピンに接続され、NAND回路bにより演算演算された後、その出力を⑩番ピンより再び④番ピンに加え電源ライン⑦番ピンとのNAND回路cにより反転され、この出力は①番ピンよりバッファ回路12を通じて制御出力Cとして出力しているものである。

上記回路の動作を第3図の波形図に従って説明すると上記第1集積回路11中のカウンタ回路では水平同期信号H中のパルス数を計数し、その

イン判別回路2に入力され、ここで水平同期信号のパルス数をカウントし、これを垂直同期信号によりリセットするタイミングにより、400ラインであれば出力信号Cを送出し積分回路よりなる直流変換回路3により所定レベルの制御電圧が送出される。これによってトランスダップの切換えにより偏向コイルインピーダンス切換回路4と、共振容量の切換により水平出力線の調整回路5と、AFCパルスの位相切換により水平位置補正回路6と、さらに時定数切換により垂直振幅切換回路7と、同期ボリューム定数の切換により垂直同期切換回路8とを動作させることにより、200ラインモードより400ラインモードへ走査線数を切換えているものである。

第2図に本発明の上記400ライン判別回路を詳細に説明する。9はパーソナルコンピュータからの映像出力を受けるRGB3独立入力方式のコネクタであり、この⑦番ピンより水平同期信号が⑧番ピンより垂直同期信号が入力される。この垂直同期信号は内部にNAND回路が構成された第

出力 $Q^8$ からは図示する通り128個ずつ反転する制御信号が出力され、同様に $Q^9$ からは256個ずつ反転する制御信号が出力される。この両者のカウンタ出力は、200ラインの際の垂直同期信号によるリセットパルスが16.5msごとにカウンタをリセットするため、第2集積回路10のNAND回路B及びCの出力である $Q^8 \times Q^9$ の値が低く、制御出力Cは無信号となる。一方、400ラインの際の垂直同期によるリセットパルスが17.7304msごとにカウンタをリセットするため、 $Q^8 \times Q^9$ の値が高く、その384個目から431個目までを“H”信号として出力信号C'を送出しているものである。

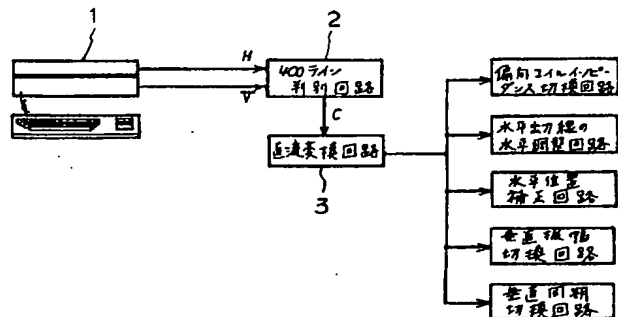
したがって、400ラインモードの際には、そのカウンタ回路のリセットのタイミングが遅くなりその制御出力C'から制御パルスが送出され、これが積分回路を通じて直流制御電圧に変換し、同期回路関係のモードを400ラインモードに対応するように自動的に切換されるものである。

#### < 効 果 >

以上のように本発明のCRT表示装置では、水平同期信号をカウントし、このカウントを垂直同期信号でリセットした際の制御信号の有無により走査線数400ラインのモードへ切換えるようにしたものである。CRT表示装置に切換スイッチがなくともパーソナルコンピュータの映像出力により自動的に切換制御されるため、操作性が向上し、また200ラインと400ラインとの走査線数に対応できるために、テレビジョン受像機などとの共用も可能になるものである。

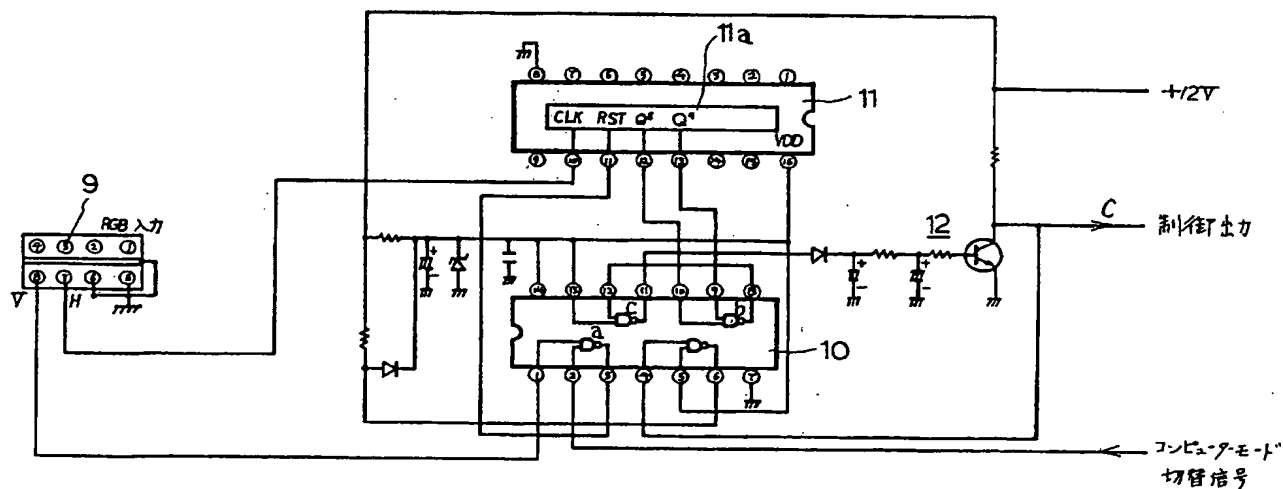
#### 4. 図面の簡単な説明

第1図は本発明のCRT表示装置の基本構成を示すブロック図、第2図は同CRT表示装置の回路図、第3図は同回路図における波形図である。



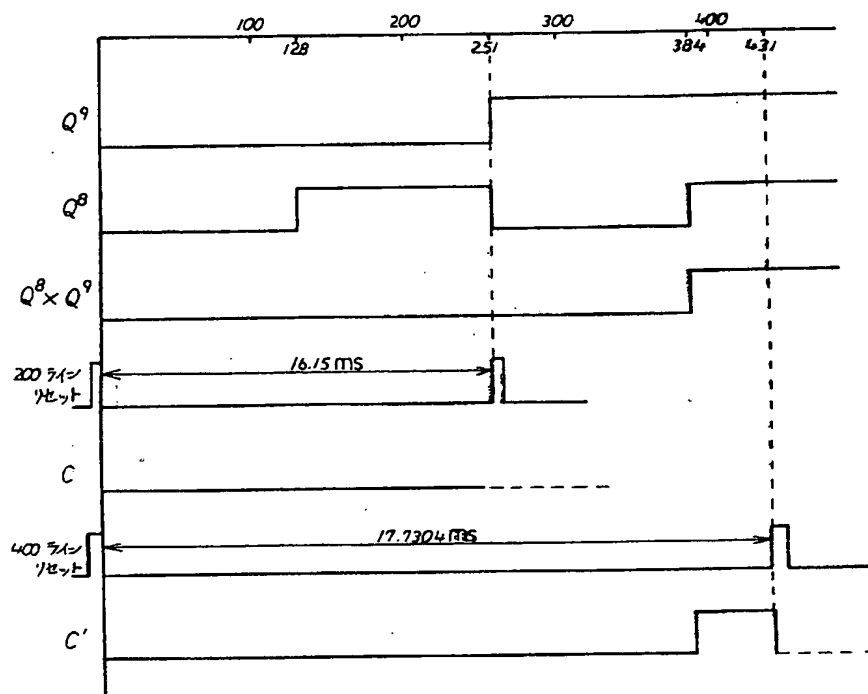
第1図

代理人 芥理士 福士 愛彦(他2名)



第2図





400ライン 水平 24.8 KHZ 垂直 56.4 KHZ  
200ライン 水平 15.98 KHZ 垂直 61.9 KHZ

第3図

手続補正書

昭和60年 3月 6日

特許庁長官殿

1. 事件の表示

特願昭59-207839

2. 発明の名称

CRT表示装置

3. 補正をする者

事件との関係

特許出願人

住 所 〒545 大阪市阿倍野区長池町22番22号

名 称 (504) シャープ株式会社

代表者 サエキ アキラ  
佐 伯 旭

4. 代理人

住 所 〒545 大阪市阿倍野区長池町22番22号

シャープ株式会社内

氏 名 (6236) 弁理士 堀 士 秀 (他2名)

5. 補正命令の日付

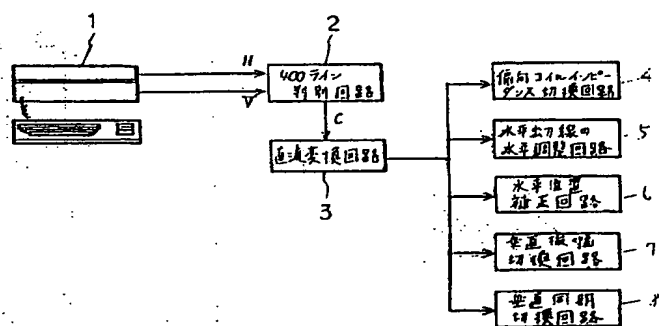
自 発

6. 補正の対象

図 面

7. 補正の内容

別紙の通り。



第1図